

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-272529

(43)Date of publication of application : 18.10.1996

(51)Int.Cl.

G06F 3/033

G02F 1/133

G02F 1/136

G09G 3/36

(21)Application number : 07-076283

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 31.03.1995

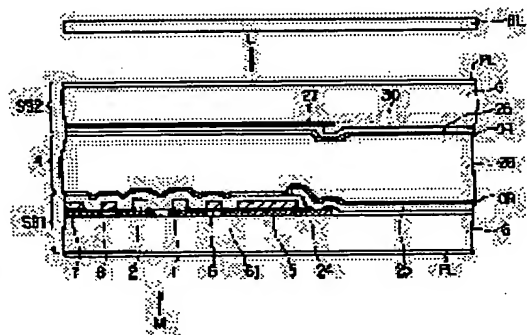
(72)Inventor : SATO HAJIME
HARADA NOZOMI

(54) PICTURE INPUT DISPLAY DEVICE

(57)Abstract:

PURPOSE: To reduce a producing cost and a thickness by incorporating plural photodetecting parts and a read-out circuit to a first electrode substrate.

CONSTITUTION: This display is provided with an array substrate SB1 provided with plural pixel electrodes 25 arrayed in a state of a matrix, an opposite substrate SB2 having opposed electrode 26 placed opposite with the plural pixel electrodes 25, and a liquid crystal cell 4 which is held between the first and second electrode substrates SB1 and SB2 and set to the distribution of light transmittance corresponding to the distribution of potential impressed to the plural pixel electrode 26 which is used as a reference for displaying a picture. In addition, the array substrate SB2 is provided with the plural photodetecting part arrayed in the state of a matrix corresponding to the pixel electrode 25 of each prescribed number and respectively detecting the incidence of spot light and the read-out circuit reading out the detecting result of the plural photodetecting part so as to obtain the locus of spot light as an input picture.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-272529

(43)公開日 平成8年(1996)10月18日

(51)Int.Cl. ^o		識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F	3/033	3 5 0	7208-5E	G 0 6 F 3/033	3 5 0 A
G 0 2 F	1/133	5 3 0		G 0 2 F 1/133	5 3 0
	1/136	5 0 0		1/136	5 0 0
G 0 9 G	3/36			G 0 9 G 3/36	

審査請求 未請求 請求項の数13 O.L (全 10 頁)

(21)出願番号 特願平7-76283

(22)出願日 平成7年(1995)3月31日

(71)出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72)発明者 佐藤 肇

神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内

(72)発明者 原田 望

神奈川県横浜市磯子区新杉田町8番地 株
式会社東芝横浜事業所内

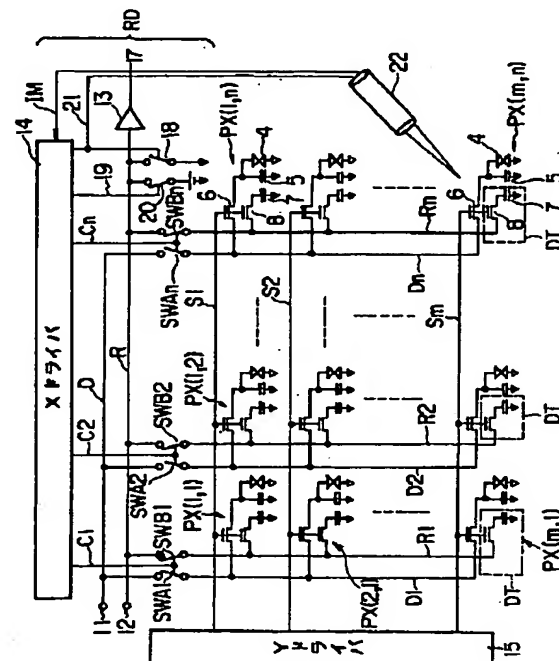
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 画像入力表示装置

(57) 【要約】

【目的】製造コストおよび厚さを低減する。

【構成】マトリクス状に配列される複数の画素電極 2 5 を有するアレイ基板 S B 1 と、複数の画素電極 2 5 に対向する対向電極 2 6 を有する対向基板 S B 2 と、第 1 および第 2 電極基板 S B 1 および S B 2 間に保持され、画像を表示するために対向電極 2 6 の電位を基準にして複数の画素電極 2 6 に印加される電位の分布に対応した光透過率分布に設定される液晶セル 4 とを設け、所定数毎の画素電極 2 5 に対応してマトリクス状に配列されスポット光の入射をそれぞれ検出する複数の光検出部 D T と、スポット光の軌跡を入力画像として得るために複数の光検出部 D T の検出結果を読出す読出回路 R D とをさらにアレイ基板 S B 1 に設ける。



【特許請求の範囲】

【請求項 1】 マトリクス状に配列される複数の画素電極を有する第 1 電極基板と、前記複数の画素電極に対向する対向電極を有する第 2 電極基板と、前記第 1 および第 2 電極基板間に保持され、画像を表示するために前記対向電極の電位を基準にして前記複数の画素電極に印加される電位の分布に対応した光透過率分布に設定される液晶層とを備え、前記第 1 電極基板は所定数毎の画素電極に対応してマトリクス状に配列され、スポット光の入射をそれぞれ検出する複数の光検出部と、前記スポット光の軌跡を入力画像として得るために前記複数の光検出部の検出結果を讀出す読出回路をさらに有することを特徴とする画像入力表示装置。

【請求項 2】 前記第 1 電極基板は前記複数の画素電極の行および前記複数の光検出部の行をそれぞれ選択する複数の走査線と、前記複数の走査線のいずれかによって選択された行の画素電極に電氣的に接続される複数の表示信号線と、前記複数の走査線のいずれかによって選択された行の光検出部にそれぞれ電氣的に接続される複数の入力信号線とをさらに有することを特徴とする請求項 1 に記載の画像入力表示装置。

【請求項 3】 前記光検出部は前記スポット光を光電変換する光電変換素子および前記光電変換素子から得られる電荷を蓄える蓄積容量とを含み、前記読出回路は前記蓄積容量に一定量の電荷を供給する供給手段と、この電荷供給から一定時間経過後に前記蓄積容量の電荷量の変化を検出する検出手段とを有することを特徴とする請求項 1 に記載の画像入力表示装置。

【請求項 4】 前記検出手段は、予め一定電位に充電される容量素子と、この容量素子を前記蓄積容量に電氣的に接続するスイッチ素子と、前記容量素子の端子間電圧を検出する電圧検出回路とを含むことを特徴とする請求項 3 に記載の画像入力表示装置。

【請求項 5】 前記光電変換素子は、薄膜トランジスタであることを特徴とする請求項 3 に記載の画像入力表示装置。

【請求項 6】 前記光電変換素子は前記検出手段のスイッチ素子により構成されることを特徴とする請求項 5 に記載の画像入力表示装置。

【請求項 7】 前記光電変換素子の材料は多結晶シリコンであり、前記スポット光の光源は赤または赤外光源であることを特徴とする請求項 1 に記載の画像入力表示装置。

【請求項 8】 前記光検出部は赤または赤外光を選択的に透過させるフィルタ手段を含むことを特徴とする請求項 7 に記載の画像入力表示装置。

【請求項 9】 前記読出回路は前記スポット光の照射に同期して動作するよう構成されることを特徴とする請求項 1 に記載の画像入力表示装置。

【請求項 10】 前記複数の画素電極は赤、緑、青のカ

ラーフィルタでそれぞれ覆われる 3 個の画素電極を各々含む複数の画素電極グループを構成し、前記光検出部はこの画素電極グループ単位に設けられることを特徴とする請求項 1 に記載の画像入力表示装置。

【請求項 11】 さらに前記スポット光を前記複数の光検出部に選択的に照射する画像入力ペンを備え、この画像入力ペンは前記読出回路を制御する制御手段を有することを特徴とする請求項 1 に記載の画像入力表示装置。

【請求項 12】 前記制御手段は前記第 1 および第 2 電極基板のうちの一方に設けられる表示画面から得られる光にตอบสนองして作動するよう構成されることを特徴とする請求項 11 に記載の画像入力表示装置。

【請求項 13】 前記スポット光の光源は画像表示用に設けられるバックライトであることを特徴とする請求項 1 に記載の画像入力表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は携帯用の小型情報端末等において画像表示および画像入力を行なう画像入力表示装置に関する。

【0002】

【従来の技術】 一般的な小型情報端末は、液晶表示装置を用いて文字や図形のような画像を表示する。最近では、画像を入力することが可能な小型情報端末も開発されている。このような情報端末は、液晶表示装置とその表示画面を覆う透明なデジタイザタブレットとで構成される画像入力装置を有する。デジタイザタブレットは画像入力ペンで描かれる画像を読み取るために用いられ、入力ペンが接触したかどうかをタブレット平面内のすべての座標についてチェックしデジタイズすることにより画像の読取りを行なう。例えば「フラットパネル・ディスプレイ 93」（日経 BP 社）の 204 頁から 206 頁には、（1）抵抗膜方式、（2）静電結合方式（3）電磁誘導方式が入力ペンの接触を検出する方式として紹介される。

【0003】

【発明が解決しようとする課題】 しかし、上述のデジタイザタブレットはいずれの方式であっても液晶表示装置の表示画面上に形成されるため、デジタイザタブレットの厚さが液晶表示装置の厚さに加わる。これは、小型情報端末を薄型化する妨げとなる。また、デジタイザタブレットおよび液晶表示装置はそれぞれ独立な製造工程で形成され、その後一体化されるため、製造コストを低く抑えることが難しい。本発明の目的は、上述したような従来の問題点に鑑み、製造コストおよび厚さを低減できる画像入力表示装置を提供することにある。

【0004】

【課題を解決するための手段】 本発明によれば、マトリクス状に配列される複数の画素電極を有する第 1 電極基板と、複数の画素電極に対向する対向電極を有する第 2

3

電極基板と、第1および第2電極基板間に保持され、画像を表示するために対向電極の電位を基準にして複数の画素電極に印加される電位の分布に対応した光透過率分布に設定される液晶層とを備え、第1電極基板は所定数毎の画素電極に対応してマトリクス状に配列され、スポット光の入射をそれぞれ検出する複数の光検出部と、スポット光の軌跡を入力画像として得るために複数の光検出部の検出結果を讀出す読出回路をさらに有する画像入力表示装置が提供される。

【0005】

【作用】この画像入力表示装置では、第1電極基板が複数の光検出部および読出回路を有する。複数の光検出部は所定数毎の画素電極に対応してマトリクス状に配列され、スポット光の入射をそれぞれ検出する。読出回路はスポット光の軌跡を画像として得るために前記複数の光検出部の検出結果を讀出す。すなわち、複数の光検出部および読出回路が第1電極基板に組み込まれるため、従来のようなデジタイザタブレットが不要となる。従って、この画像入力装置の厚さを実質的に従来の画像表示装置と同様な厚さに設定すると共にその製造コストを低減できる。

【0006】光検出部は例えば予め一定の電荷量に設定される蓄積容量とこの蓄積容量に接続される光電変換素子とにより実現できる。この場合、スポット光が光電変換素子に入射すると、光リーク電流が光電変換素子に流れ、蓄積容量の電荷量を変化させる。従って、全ての光検出部から蓄積容量の端子間電圧を検出結果として順次讀出し、どの位置にある光検出部がスポット光の入射を検出したかを確認することによりスポット光の軌跡を入力画像として得ることができる。

【0007】

【実施例】以下、本発明の第1実施例に係る液晶パネルを図面を参照して説明する。この液晶パネルは、例えば携帯用の小型情報端末において $m \times n$ 個の画素数で画像入力および画像表示を行う画像入力表示装置として用いられる。

【0008】図1は液晶パネルの等価回路を示し、図2は液晶パネルの画素部周辺の平面構造を示し、図3は液晶パネルの画素部周辺の断面構造を示す。この液晶パネルはアレイ基板SB1、対向基板SB2、および液晶セル4により構成される。

【0009】アレイ基板SB1は透明ガラスを基材にして構成され、マトリクス状に配列される $m \times n$ 個の画素部PX(1, 1) - PX(m, n)、 m 本の走査線S1 - Sm、1本の第1表示信号線D、 n 本の第2表示信号線D1 - Dn、1本の第1入力信号線R、 n 本の第2入力信号線R1 - Rn、 n 本の列制御線C1 - Cn、 n 個の画像表示用列スイッチSWA1 - SWAn、 n 個の画像入力用列スイッチSWB1 - SWBn、映像入力端子11、基準信号端子12、信号増幅回路13、Xドライ

4

バ14、Yドライバ15、放電スイッチ18、充電スイッチ20、充電スイッチ制御線19、および放電スイッチ制御線21を含む。走査線S1 - Smは画素部PX(1, 1) - PX(m, n)の行に沿ってそれぞれ形成される。第1表示信号線Dおよび第1入力信号線Rは画素部PX(1, 1) - PX(m, n)の外側領域に形成され、第2表示信号線D1 - Dnおよび第2入力信号線R1 - Rnは画素部PX(1, 1) - PX(m, n)の列に沿ってそれぞれ形成される。映像入力端子11は第1表示信号線Dに接続される。第1表示信号線Dは列スイッチSWA1 - SWAnを介して第2表示信号線D1 - Dnにそれぞれ接続される。基準信号端子12は第1入力信号線Rに接続される。第1入力信号線Rは列スイッチSWB1 - SWBnを介して第2入力信号線R1 - Rnに接続されると共に放電スイッチ18、充電スイッチ20、および信号増幅回路13に接続される。列スイッチSWA1 - SWAnおよびSWB1 - SWBnはXドライバ14に列制御線C1 - Cnを介して接続される。充電スイッチ20は所定電位端子に接続され、放電スイッチ18は接地端子に接続される。

【0010】Yドライバ15は垂直走査期間において行駆動電圧を走査線S1 - Smに順次供給することにより画素部PX(1, 1) - PX(m, n)の行を選択する。走査線S1 - Smは水平走査期間ずつ行駆動電圧を受け取る。Xドライバ14は垂直走査期間および垂直ブランキング期間において列駆動電圧を列制御線C1 - Cnに順次供給することにより画素部PX(1, 1) - PX(m, n)の列を選択する。列スイッチSWA1 - SWAnおよびSWB1 - SWBnは各水平走査期間毎に所定期間ずつ列駆動電圧を受け取り、順次導通する。また、Xドライバ14は垂直走査期間の各水平走査期間において順次導通される列スイッチSWB1 - SWBnの各々の導通開始時点を中心とするわずかな期間と垂直ブランキング期間とを除いて充電スイッチ20を導通させると共に、垂直ブランキング期間だけ放電スイッチ18を継続的に導通させる。

【0011】画素部PX(1, 1) - PX(m, n)の各々は、透明導電膜で構成される画素電極25と、画像表示のためにこの画素電極25を介して液晶セル4に印加される電圧により充電される第1蓄積容量5、表示信号線D1 - Dnのうちの対応する1本である表示信号線1と第1蓄積容量5との間に接続される第1スイッチ素子6、画像入力のために所定電圧に充電される第2の蓄積容量7、入力信号線R1 - Rnのうちの対応する1本である入力信号線2と第2蓄積容量7との間に接続される第2スイッチ素子8を有する。スイッチ素子6および8は走査線S1 - Smのうちの対応する1本である走査線3に接続され、行駆動電圧が供給される期間だけ導通する。スイッチ素子6および8の各々は例えばMOS構造の薄膜トランジスタ(TFT)で構成される。スイ

10

20

30

40

50

チ素子8および蓄積容量7は画像入力のために用意された画像入力ペン22から照射されるスポット光の入射を検出する光検出部DTを構成する。この際、スイッチ素子8は蓄積容量7に蓄えられた電荷の量をスポット光の光電変換によって得られる光電流により変化させる光電変換素子として用いられる。

【0012】対向基板SB2は透明ガラスを基材にして構成され、透明導電膜で構成される対向電極26、ブラックマトリクス27、カラーフィルタ30を有する。対向電極26は電極基板SB1の画素部PX(1,1) - PX(m,n)に対向して形成される。ブラックマトリクス27は画素部PX(1,1) - PX(m,n)の外部領域およびこれら相互間の配線領域を覆い、画像表示用光源から照射される照明光を遮光する。ブラックマトリクス27で覆われた範囲では、光リーク電流が照明光の入射に伴ってスイッチ素子等に流れることが防止される。カラーフィルタ30は画素部PX(1,1) - PX(m,n)のうちの(3k-2)番目、(3k-1)番目、3k番目の列を覆う赤、緑、および青のストライプで構成される(k=1,2,...)。

【0013】アレイ基板SB1および対向基板SB2の各々は回路コンポーネントの形成された1表面を全体的に覆って形成される配向膜ORを有する。これら配向膜ORは液晶分子の配向方向が互いに90度ずれるようそれぞれラビング処理された薄いポリイミド膜で構成される。この配向膜ORと反対側の基板表面には、第1および第2偏光板PLが配向方向に合わせて貼り付けられる。

【0014】液晶セル4は液晶28が配向膜ORに接するようにしてアレイ基板SB1と対向基板SB2との間に保持される。この液晶セル4において、液晶分子の配列は画素電極25および対向電極26間の電圧により制御され、画像を表示するため画素部PX(1,1) - PX(m,n)画素の全画素電極25の電位分布に応じた光透過率分布に設定される。

【0015】この液晶パネルの後方には、バックライトBLが上述の画像表示用光源として設けられる。このバックライトBLからの照明光はアレイ基板SB1および対向基板SB2の一方、例えば対向基板SB2全体に照射される。この場合、アレイ基板SB1の偏光板側表面は表示画面として用いられ、情報端末において露出される。

【0016】ここで、画素部PX(1,1) - PX(m,n)に共通な構造をさらに詳しく説明する。図3において、矢印LはバックライトBLから照射される照明光の入射方向を示し、矢印Mは画像入力ペン22から照射されるスポット光の入射方向を示す。画素電極25は隣接する2本の信号線1および2と隣接する2本の走査線3によって囲まれる。スイッチ素子6および8のTFTの各々はアレイ基板SB1のベースとなるガラス基

材G上に形成されるポリシリコン層24内に形成されるソースおよびドレインと、これらソースおよびドレイン間においてポリシリコン層24上に薄いゲート酸化膜GIを介して形成されるゲート電極とで構成される。スイッチ素子6のTFTにおいて、ゲート電極は走査線3から延出された部分で構成され、ソースは表示信号線1に接続され、ドレインは画素電極25にコンタクトホール29を介して接続される。スイッチ素子8のTFTにおいて、ゲート電極は走査線3から延出された部分で構成され、ソースは入力信号線2に接続され、ドレインはフローティング状態にされる。蓄積容量5および7は図2に示すように走査線3に沿った独立の蓄積容量線23を用いて構成される。すなわち、蓄積容量5はスイッチ素子6のTFTのドレインと蓄積容量線23とが酸化膜GIを介して重なる部分に形成され、蓄積容量7はスイッチ素子8のTFTのドレインと蓄積容量線23とが酸化膜GIを介して重なる部分に形成される。蓄積容量5および7は、ポリシリコン膜に予め不純物をドーピングした後ゲート酸化膜およびゲート電極を形成することによって容量値に印加電圧依存性を持たないMIM(Metal-Insulator-Metal)構造の容量とされている。

【0017】図4は入力画像を描く画像入力ペン22の構造を示す。この画像入力ペン22は入力モードスイッチ60と、赤外光をスポット光として発射する光源61、光源61を駆動する駆動回路62、およびこれらを収容するペンフレーム63で構成される。ペンフレーム63は光源62からのスポット光を外部に照射するための開口OPを先端部に有する。入力モードスイッチ60はペンフレーム63の先端に配置されるアクチュエータ60Aを有する機械式マイクロスイッチであり、このアクチュエータ60Aが液晶パネルの表示画面64に接触した状態で入力モード信号IMを発生する。この入力モード信号IMは入力モードを設定するために駆動回路62および液晶パネルのXドライバ14に供給される。駆動回路62はこの入力モード信号が供給される間光源61を駆動する。また、駆動回路62には、放電スイッチ18の導通制御信号21がXドライバ14から供給され、光源61の駆動が放電スイッチ18の導通期間を除いて禁止される。

【0018】次に、上述のように構成された液晶パネルの動作を図5を参照して説明する。この液晶パネルでは、Yドライバ15が垂直走査期間において1水平走査期間ずつ行駆動電圧を走査線S1 - Smに順次供給することにより画素部PX(1,1) - PX(m,n)の行を選択し、Xドライバ14が垂直走査期間および垂直ブランキング期間の各水平走査期間において所定期間ずつ列駆動電圧を列制御線C1 - Cnに順次供給することにより画素部PX(1,1) - PX(m,n)の列を選択する。

【0019】画像表示動作は次のようにして行われる。

行駆動電圧が例えば走査線S1に供給されると、第1行目の全画素部PX(1, 1) - PX(1, n)のスイッチ素子6が導通する。この状態で、列スイッチSWA1 - SWAnが映像入力端子11から入力される映像信号に同期してXドライバ14から供給される列駆動電圧により所定期間ずつ順番に導通する。これにより、1走査線分の映像信号が画素部PX(1, 1) - PX(1, n)に供給され、各画素電極25の電位が対応画素の映像信号に対応する値に設定される。

【0020】このようにしてYドライバ15が全ての走査線S1 - Smに対する行駆動電圧の供給を行なうと、1フレーム分の映像信号が全画素部PX(1, 1) - PX(m, n)の画素電極25に供給され、各画素電極が対応画素の映像信号に応じた電位に設定される。画素部PX(1, 1) - PX(m, n)の画素電極25に対向する対向電極26の電位は一定の値に固定されており、液晶セル4の光透過率分布が画素部PX(1, 1) - PX(m, n)の画素電極25の電位分布に応じて設定される。これにより、バックライトBLからの照明光がこの光透過率分布に応じて液晶セル4を透過し、表示画面64上に画像を形成する。

【0021】他方、画像入力動作は上述の画像表示動作に並行して次のようにして行われる。行駆動電圧が例えば走査線S1に供給されると、第1行目の全画素部PX(1, 1) - PX(1, n)のスイッチ素子8が導通する。この状態で、列スイッチSWB1 - SWBnがXドライバ14から供給される上述の列駆動電圧により所定期間ずつ順番に導通する。Xドライバ14は列スイッチSWB1 - SWBnの各々の導通中に充電スイッチ20を導通させる。これにより、第1行目の全画素部PX(1, 1) - PX(1, n)の蓄積容量7が第1入力信号線R、列スイッチSWB1 - SWBn、第2入力信号線R1 - Rn、および対応スイッチ素子8を介して基準電位に充電される。

【0022】こうしてYドライバ15が全ての走査線S1 - Smに対する行駆動電圧の供給を行なうと、全画素部PX(1, 1) - PX(m, n)の蓄積容量7が基準電位に充電される。

【0023】垂直ブランキング期間になると、Yドライバ15は行駆動電圧による行選択を停止する。これにより、全画素部PX(1, 1) - PX(m, n)のスイッチ素子8が非導通になる。Xドライバ14は列駆動電圧により列スイッチSWB1 - SWBnを順次導通させ、さらに放電スイッチ18を充電スイッチ20に代わって導通させる。これにより、第1入力信号線Rおよび第2入力信号線R1 - Rnの各々が接地電位に放電される。これにより、一定の電位差が各画素部のスイッチ素子8のソースドレイン間に設定される。

【0024】画像入力ペン22からのスポット光がこのスイッチ素子8に入射すると、このスイッチ素子8が光

電変換素子として機能して入射光に応じた光リーク電流により蓄積容量7の蓄積電荷量を変化させる。

【0025】上述の垂直ブランキング期間が経過して再び垂直走査期間になると、Yドライバ15が1水平走査期間ずつ行駆動電圧を走査線S1 - Smに順次供給することにより画素部PX(1, 1) - PX(m, n)の行を選択し、Xドライバ14が各水平走査期間において所定期間ずつ列駆動電圧を列制御線C1 - Cnに順次供給することにより画素部PX(1, 1) - PX(m, n)の列を選択する。

【0026】行駆動電圧が例えば走査線S1に供給されると、第1行目の全画素部PX(1, 1) - PX(1, n)のスイッチ素子8が導通する。このとき、第1行目の全画素部PX(1, 1) - PX(1, n)の蓄積容量7はこれらスイッチ素子8により第2入力信号線R1 - Rnに電気的に接続され、これら第2入力信号線R1 - Rnの電位がこれら蓄積容量7において変化した蓄積電荷量に対応する値に設定される。この間第1入力信号線Rは充電スイッチ20の導通により基準電位に設定される。この状態で、列スイッチSWB1 - SWBnがXドライバ14から供給される列駆動電圧により所定期間ずつ順番に導通する。列スイッチSWB1 - SWBnの各々について、Xドライバ14はその導通開始直前に充電スイッチ20を非導通とし、導通開始直後の期間を除いて導通中に再び充電スイッチ20を導通させる。これにより、第1入力信号線の電位は列スイッチSWB1 - SWBnの導通開始直後に第2入力信号線R1 - Rnの電位に応じて変化する。この電位変化は順次電圧増幅回路13で増幅され、読出信号線17に出力される。

【0027】こうしてYドライバ15が全ての走査線S1 - Smに対する行駆動電圧の供給を行なうと、全画素部PX(1, 1) - PX(m, n)の蓄積容量7の蓄積電荷の変化が、上述のようにして全て読出信号線17に出力される。

【0028】ちなみに、第1入力信号線Rおよび第2入力信号線R1 - Rnの配線容量は一定だと考えられるため、各画素に対応して時系列的に読出信号線17から得られる信号は、各画素部に入射した光量に比例する値となる。蓄積容量7を充電する基準電位に設定する充電電圧を10V、水平ブランキング期間の保持電圧を0V、第1入力信号線Rの配線容量、第2入力信号線R1 - Rnの各配線容量、および蓄積容量7との容量比を30:30:1とすると、第1入力信号線Rの電位変化は最大で約160mVとなり、十分なS/Nを取ることができる。

【0029】実際に画像入力を行なう場合、画像入力ペン22がスポット光を照射する開口OPを持つ先端部を表示画面64に接触させて動かされる。このスポット光は画像入力ペン22の動きに応じた軌跡を描いて画素部PX(1, 1) - PX(m, n)のいずれかに入射す

る。画素部PX(1, 1) - PX(m, n)では、蓄積容量7を予め基準電位に充電してスイッチ素子8の両端に電位差を設けた状態にあるため、スポット光の入射が蓄積容量7およびスイッチ素子8で構成される光検出部DTにより検出され、この光検出結果が第2入力信号線R1 - Rn、第1入力信号線R、電圧増幅回路13を介して読み出される。

【0030】画像入力ベン22には、放電スイッチ18の導通制御信号21が供給され、垂直走査期間においてスポット光の発射を禁止する。もしスポット光が放電スイッチ18が導通する垂直ブランキング期間だけでなく垂直走査期間にも発射されると、スイッチ素子8の両端に電位差がある場合に、光リーク電流が発生し、光検出結果に誤差が発生する可能性がある。このため、本実施例のようにスポット光の発射は、放電スイッチ18の動作に同期させることが望ましい。

【0031】上述の実施例では、アレイ基板SB1が複数の光検出部DT(スイッチ素子8、蓄積容量7)および読出回路RD(Xドライバ14、Yドライバ15、列スイッチSWB1 - SWBn、充電スイッチ20、放電スイッチ18、電圧増幅回路13)を有する。複数の光検出部DTは画素部PX(1, 1) - PX(m, n)の画素電極に対応してマトリクス状に配列され、スポット光の入射をそれぞれ検出する。読出回路RDはスポット光の軌跡を画像として得るために複数の光検出部DTの検出結果を読出す。すなわち、複数の光検出部DTおよび読出回路RDが第1電極基板に組み込まれるため、従来のようなデジタイザタブレットが不要となる。従って、この液晶パネルの厚さを実質的に従来の画像表示装置と同様な厚さに設定すると共にその製造コストを低減できる。

【0032】また、画像入力ベン22を用いて文字あるいは図形の画像を描くと、光リーク電流が画像入力ベン22からのスポット光の入射するスイッチ素子8に流れ蓄積容量7の電位を変化させる。この変化は上述したように読み出される。他方、スイッチ素子6にも同様に光リーク電流が流れ、これが画素電極電位を変化させる。画素の光透過率はこの画素電極電位に応じて設定されるため、入力画像を表示画面64でモニタすることができる。

【0033】尚、画像入力ベン22の光源62は赤外光をスポット光として発射するが、これに限られない。例えば出力波長が赤から赤外領域である発光ダイオード(LED)および半導体レーザは小型、低消費電力、高出力、かつ安価である点で光源62として適している。これらを用いる場合、光電変換素子はこの領域で光電変換効率の良いものを用いる必要がある。光電変換素子材料として一般的なアモルファスシリコン(a-Si)膜は、緑付近で高い感度を有するものの、赤から赤外領域にかけて感度が急減する。一方ポリシリコン膜は緑付近

の波長についてa-Si膜のような高い感度が得られないが、赤から赤外領域にかけて感度の低下がa-Si膜よりも小さい。このため、本実施例では、ポリシリコン膜が光電変換素子の材料として用いられている。

【0034】ポリシリコンTFT(光電変換素子)の光リーク電流はドレイン接合近傍での少数キャリアによる拡散電流であり、ドレイン接合から拡散長程度の距離内で発生する。そのため、スポット光はTFTのドレイン近傍拡散長程度の範囲に照射すれば良い。この拡散長は、ポリシリコン膜の膜質に依存するが、ドレイン接合から1から数μmの範囲にスポット光を照射することで十分な光リーク電流を発生させることができた。

【0035】また、上述の実施例では、光検出部DT(スイッチ素子8および蓄積容量7)が画素電極数に等しい数だけ設けられたが、外部装置の処理速度の問題により液晶パネルから得られる入力画像をリアルタイムに処理できないような場合には、画像入力解像度を落とすこともできる。この場合、所定数の画素電極で構成される画素電極グループ毎に光検出部DTを設ければ良

い。

【0036】例えばカラー表示用の液晶パネルでは、1ドット分の表示が通常、赤、緑、青のカラーフィルタにそれぞれ割り付けられた3つの画素電極を用いて行われる。この場合には、各光検出部DTがこれら3つの画素電極のグループ毎に設けられれば十分であると考えられる。

【0037】従って、例えば図6に示すように赤画素73R、緑画素73G、青画素73B、および光検出部DTが走査線72に沿ってこの順序で繰り返される並びに設定され、信号線71R、71G、71B、71Pが赤画素73R、緑画素73G、青画素73B、および光検出部DTに対応して配置される。このような構成にすると、光検出部DTが各画素毎に設けられる場合に比べて光検出部DTの占有面積を1/3にすることができるため、独立した光検出部DTを加えることによる開口率の低下を十分小さな値に抑えることができる。

【0038】また、上述の実施例では、理解を容易にするために1相の表示信号線Dおよび入力信号線Rが用いられたが、動作速度が速い場合あるいは色毎の信号を分離したい場合等には、それぞれ複数本の表示信号線および入力信号線を用いてもよい。

【0039】尚、上述の実施例では、画像入力ベン22の入力モードスイッチ60が機械式のマイクロスイッチであったが、これは光学式あるいは静電式のスイッチ等に変更することもできる。

【0040】図7は光学式スイッチを用いた画像入力ベンの例を示す。この画像入力ベン22では、ベンフレーム63が図4に示すものと同様にスポット光を発射する光源61、およびこの光源61を駆動する駆動回路62を収容する。この画像入力ベン22のベンフレーム63

には、さらに反射板65および光センサ66が設けられる。反射板65は光源61から放射されるスポット光の一部を液晶パネルの表示画面64に向けて反射する。光センサ66は入力モードスイッチ60として液晶パネルの表示画面64からの反射光を検出する。このペンフレーム63の先端部は透明材料で構成され、反射板65で反射され表示画面64に向かうスポット光および表示画面から光センサ66に向かう反射光を透過させる。

【0041】このような構成では、入力ペン22の先端部が液晶パネルの表示画面64にほぼ接触する程度に近づいたとき表示画面64で反射したスポット光が一定値以上の光量で光センサに入射する。光センサはこの一定値以上の光量の入射光にตอบสนองして入力モード信号を発生する。

【0042】反射板65は液晶パネルの表示画面64に対してある程度変化する画像入力ペン22の傾きに対処するため広がりのある反射特性を持つ。このため、表示画面64からの反射光は画像入力ペン22の傾きの変化に影響されずに確実に光センサ66に入射する。表示画面64からの反射光の強度は一般に反射位置によって異なるが、光源61として赤外光源を用いた場合には比較的均一な反射特性の分布が得られる。

【0043】また、静電式スイッチを用いた画像入力ペンの場合には、この画像入力ペンの先端部に電極を付け、入力ペンの先端部が液晶パネルの表示画面にほぼ接触する程度に近づいたとき液晶パネルの共通電極とこのペンの電極との間の静電結合量が一定値以上であることを検出することによって、入力モードが設定される。

【0044】図8はバックライトをスポット光の光源として用いた画像入力ペンの例を示す。この画像入力ペン22では、ペンフレーム63が反射層となる先端部を有する。この反射層はブラックマトリクス27で覆われない液晶パネルの領域を透過して表示画面64側に射出されたバックライト光を反射し、スポット光として光検出部DTに入射させる。

【0045】この場合、画像入力ペン22はそれ自体が上述の入力モードスイッチ61として機能する。すなわち、画像入力ペン22を液晶パネルの表示画面64から離すと、反射層からの反射光の強度が落ちるために、光検出部DTによる入射光の検出が自動的にできなくなる。

【0046】図8に示す画像入力ペンは、液晶パネルの表示画面に照射されるスポット光を発生するために独立に設けられる光源を必要としないという利点を有する。しかし、光検出部DTへの入射光量が独立な光源を用いる場合に比べて低下するため、S/N比が悪くなる。S/N比の低下による読取り画像品質の劣化は、例えば画像読取信号を微分回路等の輪郭補正回路に通したり、自動利得制御(AGC)回路を用いて2値化レベルを適正レベルに保つことにより防止することが可能である。

【0047】次に本発明の第2実施例に係る液晶パネルを説明する。図9はこの液晶パネルの等価回路を示す。この液晶パネルは、画素部PX(1,1)-PX(m,n)の回路構成を除いて図1に示す液晶パネルと実質的に同様である。

【0048】画素部PX(1,1)-PX(m,n)の各々では、第2スイッチ素子8がスポット光を遮光する遮光膜等で覆われる。この場合、スポット光が遮光膜を介して第2スイッチ素子8に入射できないため、光リーク電流が第2スイッチ素子8に流れない。その代わり、整流素子40が第2スイッチ素子および第2蓄積容量7間の接続点と次段の走査線3との間に光電変換素子として接続される。この整流素子40は上述の遮光膜によって覆われないMOS-TFTで構成される。行駆動電圧が走査線3に供給されない状態では、走査線3が低レベルの電位に維持され、整流素子40を逆バイアスする。スポット光がこのように逆バイアスされた整流素子40の接合部に照射されると、光リーク電流がこの整流素子40に流れ、第2蓄積容量7に蓄積されている電荷量を変化させる。また、走査線3の電位が行駆動電圧の供給に伴って立ち上がり、整流素子40を順バイアスすると、第2蓄積容量7が整流素子40を介して基準電位に充電される。従って、図1に示す放電スイッチ18は不要である。

【0049】第2実施例では、第1実施例のようにスポット光の検出が垂直ブランキング期間のみに制約されない。すなわち、光検出結果を読むための期間を確保すれば垂直ブランキング期間に加えて垂直走査期間においても光検出を行える。従って、画像入力ペン22の速い動きも確実に追従し、スポット光の入射を検出することが可能となる。

【0050】尚、整流素子40の接続先は次段の走査線3に限られず、さらにもう1段先の走査線に変更されてもよい。この構成であれば、走査線3の立ち上がり時間が比較的長い場合あるいは行駆動電圧が2本1組の隣接する走査線3に同時に供給される場合でも、各蓄積容量7の充電動作を支障なく行なうことができる。

【0051】第1および第2実施例の液晶パネルはバックライト光を選択的に透過させることにより画像表示を行なう透過型構造となっているが、これを表示画面側から入射する照明光を選択的に反射させることにより画像表示を行なう反射型構造に変更しても同様の効果を得ることができる。

【0052】次に、本発明の第3実施例に係る液晶パネルを説明する。図10はこの液晶パネルの画素部周辺の断面構造を示す。この液晶パネルは、画素部PX(1,1)-PX(m,n)の断面構造を除いて図1に示す液晶パネルと実質的に同様である。

【0053】各画素部は反射型構造を有する。液晶パネルはN方向から表示画面64側の透明な対向電極26を

介して射する照明光を液晶 28 で光変調し、透明でない金属膜による画素電極 25 A で反射させて画像表示を行う反射型構造を有する。

【0054】一方、ブラックマトリクス 27 はスイッチ素子（光電変換素子）8 に対応して開口され、画像入力のために N 方向から照射されるスポット光をこのスイッチ素子 8 に入射させる。光電変換素子 8 がブラックマトリクス 27 に形成された開口により実質的に露出されると、スポット光以外の照明光もこの開口を介してスイッチ素子 8 に入射し、光電変換の S/N 比を悪くするおそれがある。このため、本実施例では、赤外光透過フィルタ 5 1 がブラックマトリクス 27 の開口を覆って形成され、赤外レーザ（図示せず）がスポット光の光源として用いられる。

【0055】この構成では、スポット光がほとんど光量の減衰を伴わずに光電変換素子 8 に達することができる。これに対し、照明光は赤外光透過フィルタ 5 1 で吸収されてその光量が大幅に減衰する。従って、良好な S/N 比を得ることができる。尚、赤外光透過フィルタ 5 1 は赤色のカラーフィルタに変更してもよい。赤色のカラーフィルタは、照明光のうち光電変換素子 8 に達する光量は 1/3 以下に低下させるため、S/N 比を十分改善することができる。また、赤外透過フィルタ 5 1 は、透過型の場合に使用しても、外光による S/N 比の低下を抑えることができる。

【0056】

【発明の効果】以上のように、本発明によれば、画像表示と画像入力とが共通のパネルユニットにおいて行なわ

* れる薄型、低コストの画像入力表示装置を得ることができる。

【図面の簡単な説明】

【図 1】本発明の第 1 実施例に係る液晶パネルの等価回路図である。

【図 2】図 1 に示す液晶パネルの画素部周辺の上面図である。

【図 3】図 2 に示す A-A' 線に沿った画素部周辺の断面図である。

【図 4】入力画像を描く画像入力ペンの構造を示す図である。

【図 5】図 1 に示す液晶パネルの動作を説明するためのタイムチャートである。

【図 6】カラー表示用に組み合わせられる 3 個の画素電極のグループ毎に設けられる光検出部を示す平面図である。

【図 7】光学式スイッチを用いた画像入力ペンの例を示す図である。

【図 8】バックライトをスポット光の光源として用いた画像入力ペンの例を示す図である。

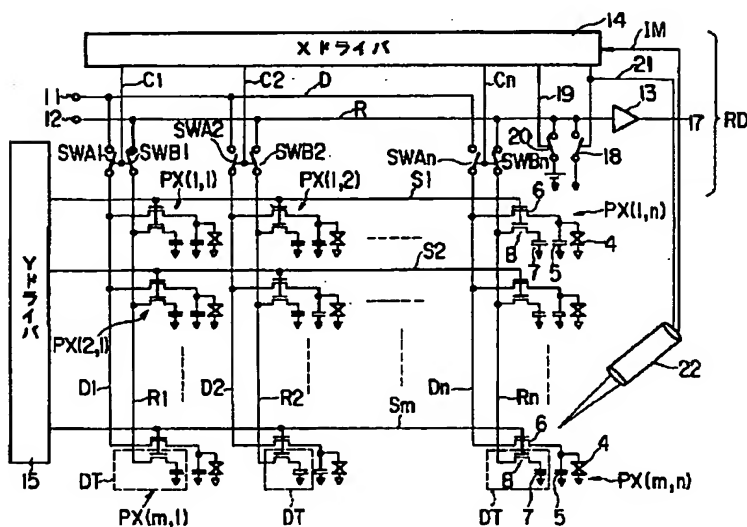
【図 9】本発明の第 2 実施例に係る液晶パネルの等価回路図である。

【図 10】本発明の第 3 実施例に係る液晶パネルの画素部周辺の断面構造を示す図である。

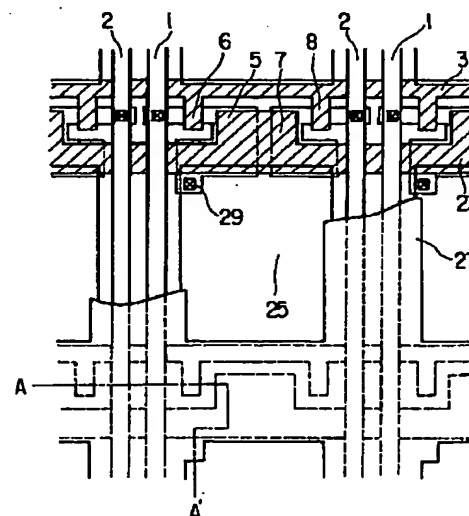
【符号の説明】

SB 1…アレイ基板、SB 2…対向基板、4…液晶セル、25…画素電極、26…対向電極、DT…光検出部、RD…読出回路。

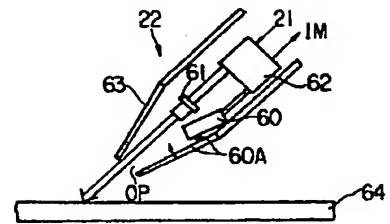
【図 1】



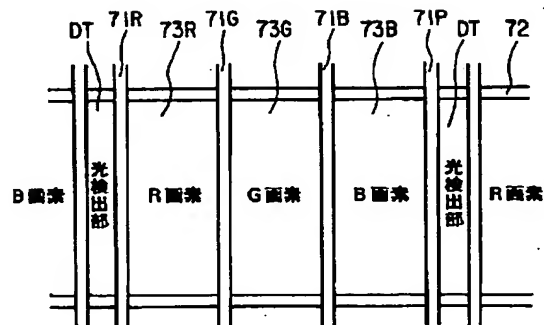
【図 2】



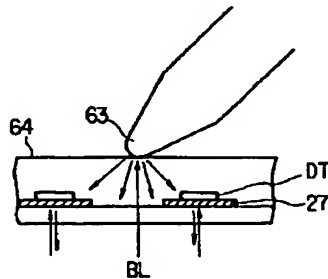
【圖4】



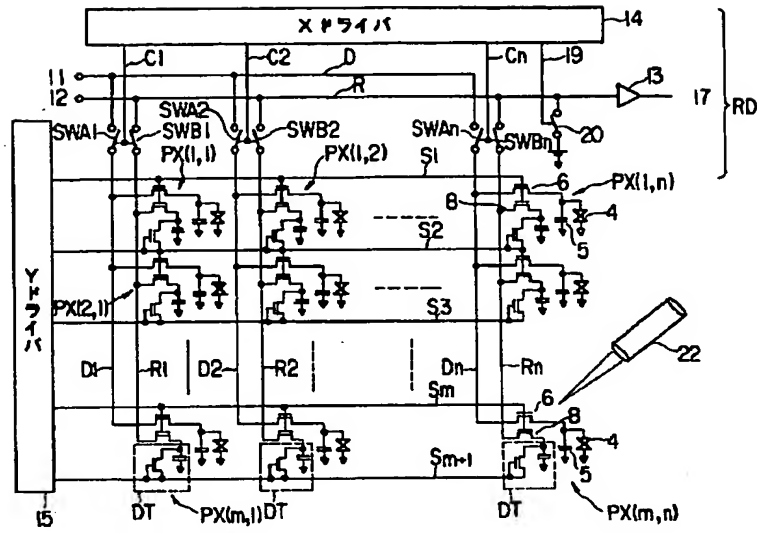
【図6】



【圖 8】



【図 9】



【図 10】

